

2025 IEEE VLSI Review

KAIST 전기및전자공학부 박사과정 윤기찬

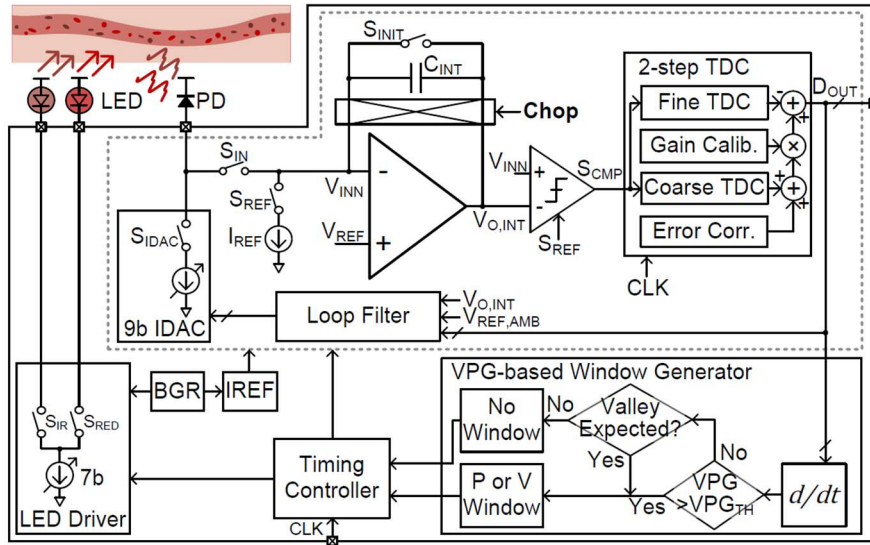
Session 9 Advanced Bio-Sensing Techniques

이번 2025 IEEE VLSI의 Session 9은 Advanced Bio-Sensing Techniques라는 주제로 총 4편의 논문이 발표되었다. 다양한 형태의 bio-sensor들을 위한 센서 인터페이스가 포함된 시스템과 관련된 논문 4편이 제안되었으며, 혈류 속도를 활용한 저전력 PPG 센서 인터페이스 논문 9-2와 Electronic skin을 위한 tactile 센서 인터페이스를 제안한 9-3을 리뷰하고자 한다.

#9-2 본 논문은 POSTECH에서 발표한 연구로, 혈류 속도 (velocity of PPG, VPG) 기반의 zoomed sampling 기술을 사용하여 LED 구동을 포함한 전체 전력 소모를 크게 낮추면서도 심박수와 산소포화도 측정의 정확도를 유지한 논문이다. 기존의 저전력 PPG 센서는 심박 주기 (peak-to-peak interval, PPI)를 예측하여 LED를 미리 켜는 방식을 사용하였지만, motion artifact에 취약하고, 불규칙한 심박 주기로 인해 PAV 타이밍을 놓치고, 그 때마다 새롭게 학습해야 한다는 문제를 가지고 있었다.

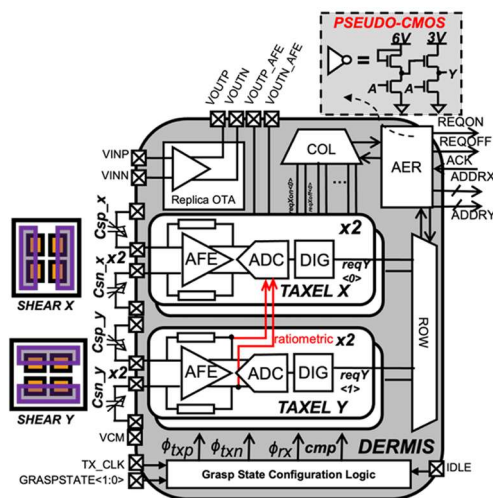
제안하는 구조에서는 PPG 신호의 1차 미분 신호인 VPG 신호가 각각 peak와 valley 지점에서 zero-crossing하며, systolic 구간 직후에 좁은 window안에서 최대가 되는 특성을 사용하여 안정적인 타이밍을 검출해냈다. 시스템은 LED 동작부와 correlated double-sampling 기법을 활용한 slope generator와 2-step TDC로 구성되어 있다. 먼저, 모든 current를 integration하고, chopping을 통해 correlated double-sampling을 구현하여 capacitor를 충전한 후에, 해당 charge를 discharge하면서 pulse를 만들어내고, 그 pulse를 TDC를 통해 digitization하게 된다. VPG 기반 알고리즘은 기본적으로 25Hz의 낮은 샘플링으로 동작하되, 예정된 심박 주기 구간에서는 200Hz로 zoom하여 샘플링 한다. THR은 N개의 sample의 moving average를 통해 추정하며, motion artifact 등으로 인한 error들은 제외하여 해당 영향을 최소화하였다.

결과적으로, light-to-digital converter는 0.5-20Hz에서 75.9dB의 SNDR을 가졌으며, dynamic range는 81.5dB로 측정되었다. 또한, PPI 기반 windowing에서는 PAV의 미검출률이 22.65%였던 반면, 제안한 VPG 기반 windowing에서는 이를 3.2%로 대폭 줄일 수 있었다. 전력소모는 기존 22.2 μ W/Ch.에서 10.4 μ W/Ch.으로 연속적인 sampling에 비해 53%의 전력 절감을 보여주었다. 실제 심박수 측정 오차는 0.73bpm이었으며, 산소포화도의 오차는 0.53%로 측정되어 충분한 정확도를 가짐을 검증하였다.



[그림 1] 제안하는 혈류 속도 기반 PPG 센서 인터페이스 구조

#9-3 본 논문은 KU Leuven 에서 발표한 연구로, electronic skin 을 위한 flexible fully-integrated tactile 센서 인터페이스를 제안하였다. 기존 thin-film transistor (TFT) 기반 시스템에서는 off-chip sensing 에 의존하여 scaling 이 어렵거나 해상도 측면에서 한계가 있어, amorphous indium gallium zinc oxide (a-IGZO) TFT 기반 공정에 differential capacitive sensor 를 integration 하여, normal 및 shear force 를 동시에 측정할 수 있는 구조를 구현하였다. 또한, 각 taxel 단위로 event-driven level-crossing ADC 를 포함시켜, slip 정보를 실시간으로 검출하되, 기존의 방식 대비 연산 및 전력 소모 부담을 크게 줄였다.



[그림 2] 제안하는 electronic skin을 위한 tactile 센서 인터페이스

제안하는 per-taxel 회로는 differential capacitive-coupled IA의 입력 capacitance를 센서 입력 capacitance로 활용하여, 별도의 charge amplifier없이 구현하였으며, event-driven level-crossing ADC 기반 검출을 통해 신호의 변화를 asynchronous하게 pulse형태로 출력한다. 또한, ratio-metric mode를 지원하여, 인접한 taxel의 출력을 참고하여 shear force를 측정할 수 있어, grasp 상태에 따른 normal/shear parameter를 유연하게 재구성할 수 있다. 제작한 시스템은 600 μ m pitch에서 normal 및 shear force를 모두 감지할 수 있으며, 4nJ/conversion-step의 Walden FoM을 달성하여 높은 에너지 효율성을 보였다. 또한, capacitance resolution이 0.6fF_{rms}을 달성하여, 기존 TFT 기반 readout 대비 60배의 전력 소모 감소 및 400배의 면적 개선을 보여주었다.

저자정보



윤기찬 박사과정 대학원생

- 소속 : KAIST
- 연구분야 : Mixed-signal IC & Sensor interface IC
- 이메일 : ygc980215@kaist.ac.kr
- 홈페이지 : <https://impact.kaist.ac.kr>

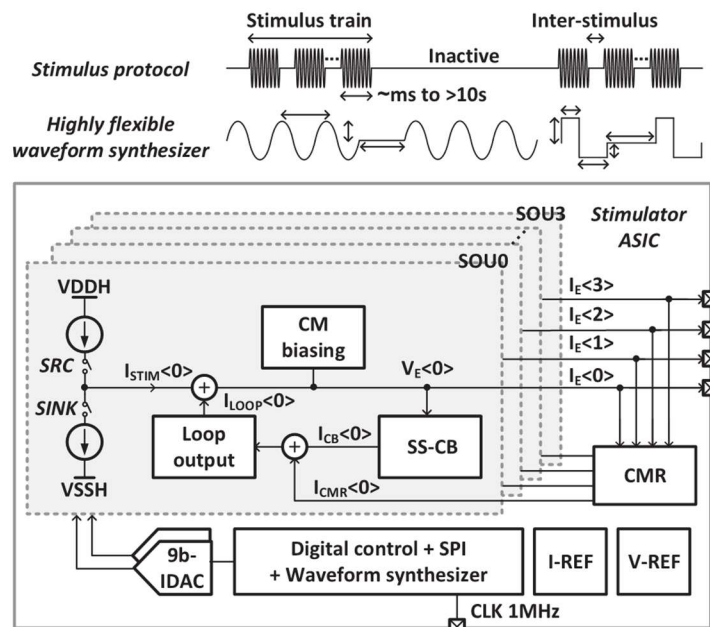
2025 IEEE VLSI Review

DGIST 전기전자컴퓨터공학과 박사과정 위정윤

Session C15 Biomedical Readout and Stimulation

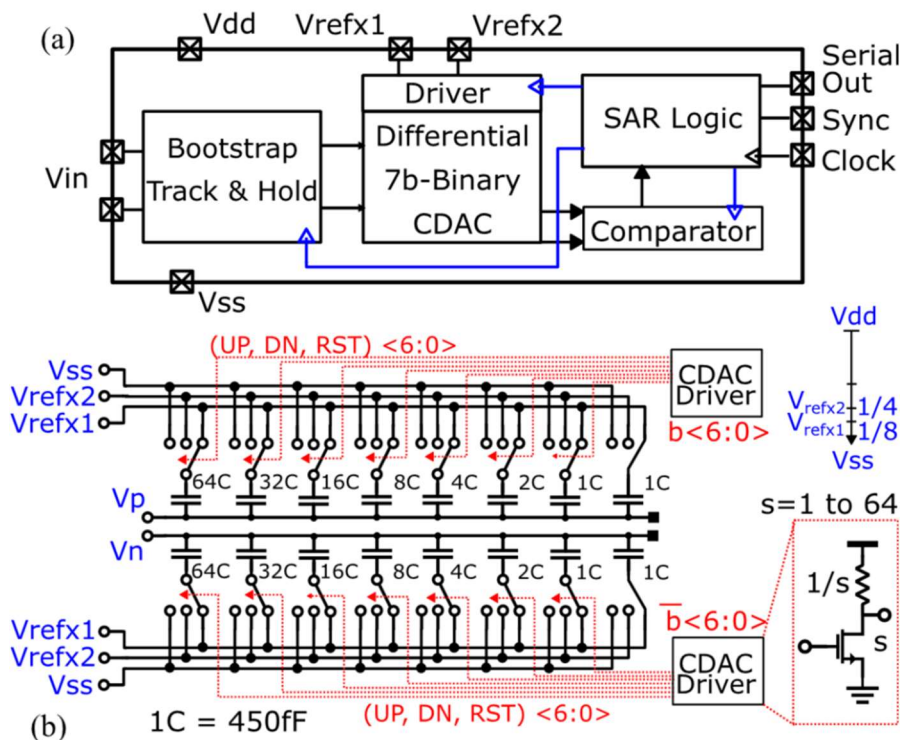
이번 2025 IEEE VLSI Session C15에서는 바이오 센서 및 생체 자극과 관련된 주제로 총 4편의 논문이 발표되었다.

#C15-2 본 논문에서는 이식형 말초 신경 자극을 위한 고전압(HV) 자극기 ASIC을 제안하였다. 제안된 자극기는 다양한 자극 전류 파형을 지원하며, 이로 인해 발생할 수 있는 전하 축적 문제를 해결하기 위해 charge balancing(CB) 기법을 내장하였다. 유연한 자극 시스템을 구현하기 위해서는 자극기가 다중 전극을 동시에 구동할 수 있어야 하며, 10 V 이상의 신호 구동과 효율적인 CB 기술이 필수적이다. 기존 기법은 단순 biphasic 파형에서는 효과적이지만, 정현파 등 복잡한 파형에서는 처리 지연과 자극 아티팩트 문제가 발생한다. 또한 biphasic 자극에서 SOU 간 불일치를 보상하기 위해서는 전력·면적 소모가 큰 HV 블록과 큰 전극 면적이 요구되는 한계가 있었다. 제안된 ASIC은 4개의 SOU를 포함하며, 서로 다른 주파수와 진폭으로 동작할 수 있다. SRC+SINK 출력 구조와 9-bit IDAC를 통해 다양한 파형을 생성할 수 있다. SOU 내부 불일치는 듀얼 루프 SS-CB 기법으로 보정하고, biphasic 파형의 위상 간의 오차는 CMR 기법으로 억제하여, 별도의 HV 블록 없이도 안정적이고 유연한 CB 성능을 달성하였다.



[그림 3] 제안된 고전압 자극기

#C15-3 본 논문에서는 센서 회로와 유연 전극을 단일 기판에 통합하여 생체 신호를 디지털 출력으로 변환할 수 있는 플렉서블 바이오 전자 센서를 제안하였다. 기존 접근법은 수동 전극 또는 a-IGZO TFT 기반 전치 증폭 회로를 사용하는 방식이었으나, a-IGZO TFT는 실리콘 대비 이동도와 신뢰성이 낮아 구현 가능한 회로가 아날로그 멀티플렉서나 단순 증폭기에 국한되었다. 이로 인해 실제 ADC는 별도의 실리콘 칩에서 구현해야 했으며, 이는 하이브리드 구조로 인한 집적도와 유연성의 한계를 초래하였다. 이러한 제약을 극복하기 위해 본 연구에서는 플렉서블 기판 상에서 직접 동작 가능한 완전 집적형 SAR ADC 시스템을 설계·검증하였다. 제안된 ADC는 실제 ECG 입력 신호를 이용해 성능을 검증하였다. Nyquist 근처(15 kHz) 입력에 대해 SNDR 44 dB를 달성했으며, 전 대역폭에서 SNDR:SNR:SFDR 특성이 안정적으로 유지되었다. 코드 밀도 분석 결과, 평균 DNL은 ± 1 LSB 이내였고 INL 역시 안정적인 성능을 보였다. 전력 소모는 메인 공급 전압에서 평균 1.7 mW, 기준 전압 공급에서 약 250 nW 수준으로 측정되었다. 결론적으로, 제안된 플렉서블 SAR ADC는 기존 TFT 기반 설계 대비 성능을 크게 향상시켰으며, 실리콘 기반 ADC 설계 수준에 근접하였다. 이를 통해 a-IGZO TFT 기반 유연 회로가 단순 아날로그 전치단을 넘어, 완전한 디지털 출력 센서 플랫폼으로 확장될 수 있음을 입증하였다.



[그림 4] 제안된 플렉서블 바이오 전자 센서

저자정보



위정윤 박사과정 대학원생

- 소속 : DGIST 전기전자컴퓨터공학과
- 연구분야 : Analog ICs for biomedical application
- 이메일 : wiejung@dgist.ac.kr
- 홈페이지 : <http://ins.dgist.ac.kr>

2025 IEEE VLSI Review

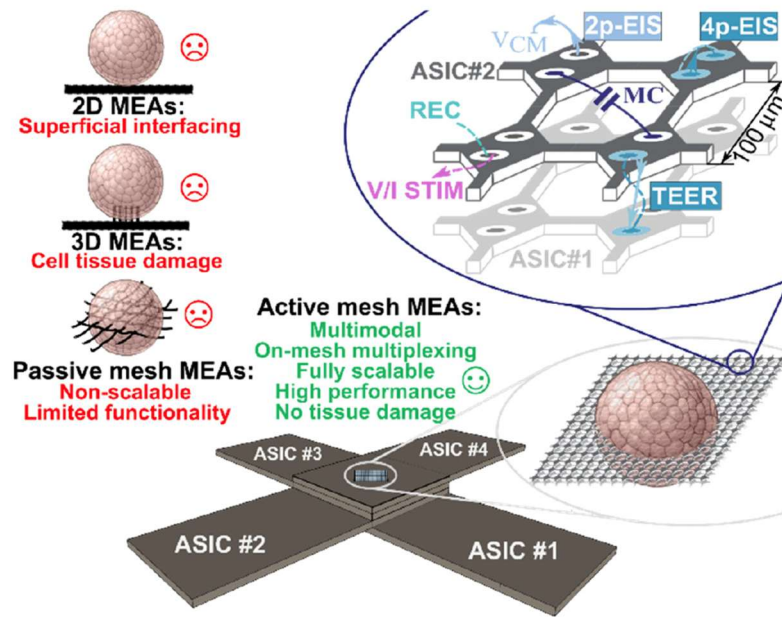
한국과학기술원 바이오및뇌공학과 박사과정 석동열

Session 24 Circuit Techniques for Biomedical Applications

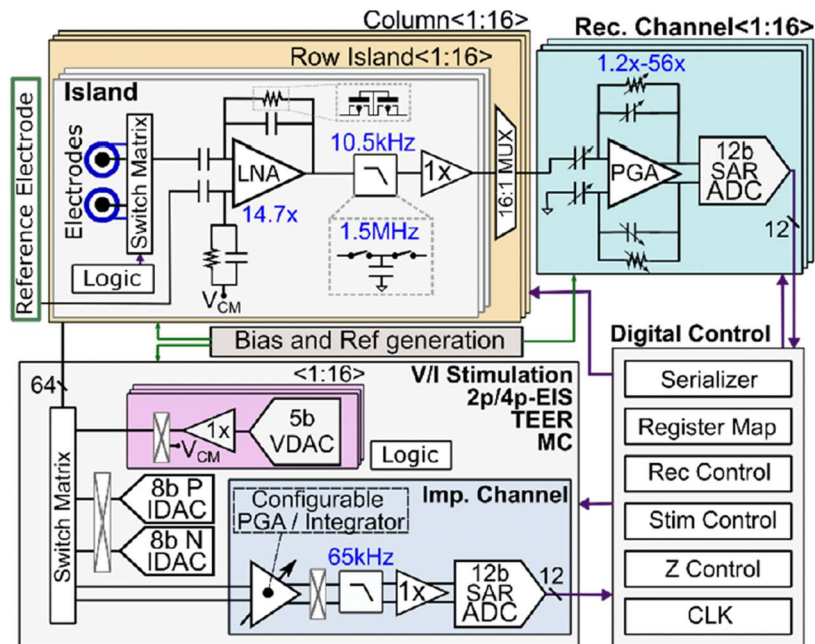
이번 2025 IEEE VLSI의 Session 24에는 Circuit Techniques for Biomedical Applications 라는 주제로 총 4편의 논문이 발표되었다. 본 세션에서는 바이오 분야의 특성에 걸맞게 주제의 다양성이 돋보였다. 삼차원 오가노이드(3D-organoid)에서 7개 모드의 다양한 실험을 수행할 수 있는 다공성 실리콘 MEA(multi-electrode array) (논문 C24-1), 페-루프 신경 신호 레코딩 목적의 저잡음 증폭기 및 Delta-Sigma ADC (논문 C24-2), 전자기 트랜스듀서 기반으로 38kbps의 데이터와 전력을 동시에 전달하는 초소형 이식형 의료기기용 무선 전력전달 및 통신 장치 (논문 C24-3), 128채널 초음파 위상 배열로부터 음향 홀로그램을 생성하는 멀티 칩 아키텍처 (논문 C24-4)가 소개되었다.

#C24-1 이 논문은 3D 오가노이드 연구를 위해 실리콘 다공성 마이크로 전극 어레이 (MEA)를 제안하고 있다. 기존 2D MEA는 평면 구조로 인해 오가노이드 내부의 입체적인 신호를 충분히 측정하기 어렵고, 전극 삽입이나 조직 절편을 만드는 방식은 조직이 손상되고, 해상도 등 신호 품질의 한계가 크다. 이를 해결하기 위해 논문에서는 두께 $24\mu\text{m}$ 의 얇은 실리콘을 그물구조(mesh) 형태로 가공하여 오가노이드가 자연스럽게 전극 사이를 통과하며 성장할 수 있도록 설계하였다. 각 전극은 $51\times 51\mu\text{m}^2$ 크기의 섬(island)으로 구성되며, 16×16 배열(총 256개)로 배치된다. 또한, 섬마다 저잡음 증폭기(LNA)와 능동적으로 경로를 제어 가능한 스위치 매트릭스를 탑재해, 전극 수가 늘어나도 배선 복잡성을 최소화하고 멀티플렉싱으로 효율적인 신호 처리가 가능하다.

이 시스템은 전압 기록, 전압·전류 자극, 2-point/4-point EIS(electrical impedance spectroscopy), 상호 커패시턴스, TEER 등 총 7가지 모드를 지원하여 단순 신호 기록을 넘어 조직 상태와 생리학적 변화를 종합적으로 측정할 수 있다. $300\text{Hz}\sim 10\text{kHz}$ 대역에서 $9.1\mu\text{V}_{\text{rms}}$ 의 저잡음과 각 섬 당 $11.3\mu\text{W}$ 의 저전력 특성을 달성하였으며, 심근세포 실험에서 세포 활동 전위와 세포 간 네트워크에서의 신호 전파를 정확히 기록했고, 전기 자극을 통해 세포막 전기천공(electroporation)이 가능한 것도 확인했다. 이 플랫폼은 오가노이드 연구의 확장성과 정밀성을 크게 높여 신경 질환 모델링, 약물 반응 분석, 정밀 의학 연구 등에 활용 가능성이 클 것으로 기대된다.



[그림 1] 3D CMOS MEA의 개념도, 브리지(bridge)에서 네 개의 단위 구조가 만나도록 설계되어 있다. 각 mesh 구조로 연결된 ASIC에 전원을 공급하고 있으며, 그 교차점이 되는 섬(island)에 7개 모드 기능을 수행하는 전자회로와 전극부가 배치되어 있다.

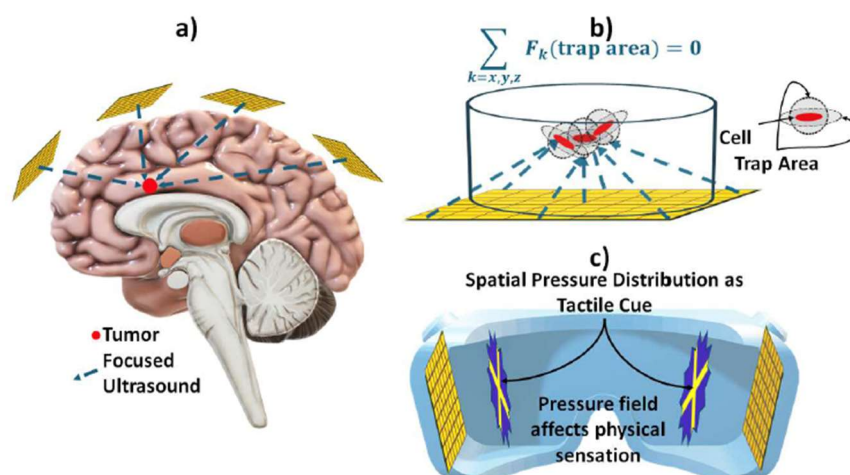


[그림 2] 제안된 ASIC의 High-level 시스템 개념도

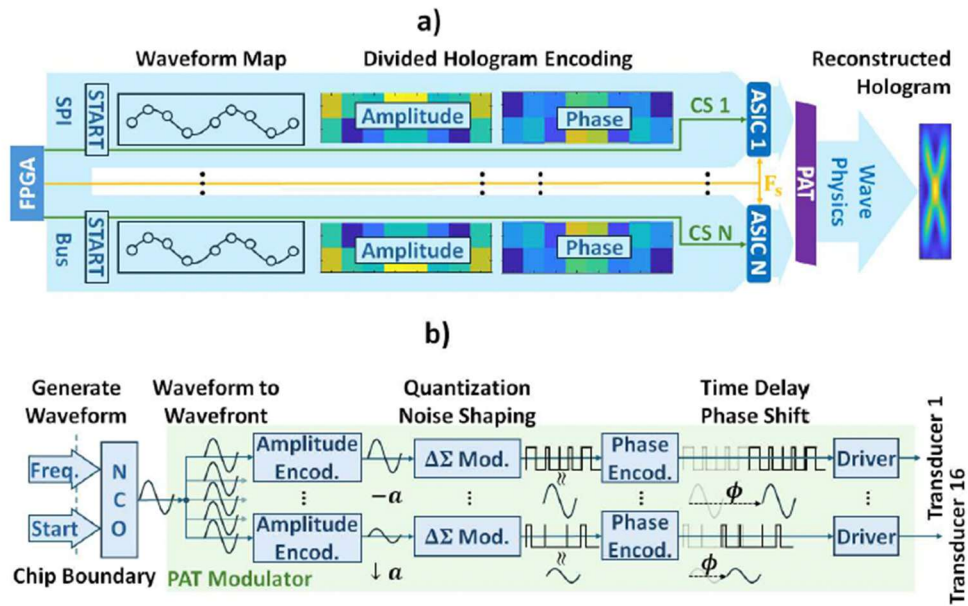
#C24-4 논문은 3 차원 음향장을 실시간으로 형성해 다양한 패턴을 만들어내는 동적 음향 홀로그램 시스템을 구현하기 위해, 확장성이 뛰어난 128 채널 멀티 칩 아키텍처를 제안한다. 기존 음향 홀로그램 기술 중 3D 프린팅 된 고정 구조물은 패턴 변경이 불가능해 정적 홀로그램만 구현할 수 있고, FPGA 와 개별 상용 칩을 사용하는 방식은 채널

수가 많아질수록 복잡성이 급격히 증가해 실시간 제어나 확장이 어렵다는 한계가 있었다. 이 논문에서는 타일 칩렛(chiplet) 구조를 통해 이러한 한계를 극복했다. 하나의 ASIC 칩이 16 채널을 제어하며, 8 개의 칩셋을 병렬로 연결해 총 128 채널을 구성하고, 필요한 경우 칩셋을 계속 추가하여 무한히 확장 가능하다. 모든 칩은 SPI 버스를 통해 중앙 FPGA 와 연결되며, 동기화된 시작 신호를 받아 위상이 완벽히 일치된 파형을 출력한다.

각 채널은 Direct Digital Synthesis(DDS)로 파형을 생성하며, 32,768 단계의 고해상도 위상 제어와 16 비트 진폭 제어를 지원한다. 특히, 32,768 단계의 시간 지연을 구현하기 위해 기존 DFF(Flip-Flop) 기반 구조 대신 SRAM 기반 디지털 지연 라인을 사용해 칩 면적을 크게 줄였다. 생성된 파형은 델타-시그마 변조기를 거쳐 1 비트 스트림으로 변환되고 H-Bridge 로 초음파 트랜스듀서를 구동한다. 128 개의 트랜스듀서를 통해 실시간으로 음향 홀로그램을 생성하였으며, 음향 홀로그램의 업데이트 속도는 344kHz 로 기존 시스템 대비 10 배 이상 향상되었다. 위상 해상도는 $2\pi/32,768$, 진폭 해상도는 16 비트로 정밀하며, 채널당 전력 소모는 12mW 로 측정되었다. 이를 통해 공중에서 입자를 포획(trap)하고 원하는 위치에 유지하는 3D 음향장을 성공적으로 형성하였다. 이 시스템은 기존 FPGA 기반 구현보다 성능과 확장성에서 크게 앞서며, 의료 분야(초음파 치료, 뇌 자극, 세포 조작), 생명과학(약물 전달, 조직 공학), VR/AR(공중 촉각 피드백) 등 다양한 첨단 응용에 활용될 수 있는 가능성을 제시한다. 결론적으로, 제안된 멀티 칩 아키텍처는 동적이고 정밀한 3D 음향 홀로그램 구현을 위한 차세대 핵심 기술로



[그림 3] 음향 홀로그램 기술의 쓰임새, a) 고강도 초음파를 이용한 뇌신경 조직 내 암 제거, b) 초음파 활용한 비침습적 세포 컨트롤, c) VR/AR 기술에서 초음파 진동을 활용한 촉각 자극 형성



[그림 4] N개의 칩렛(chiplet)을 활용하여 기본 진동의 진폭과 위상을 조절하는 경로를 개념적으로 보여주고 있는 회로도, 칩렛 당 총 16개의 트랜스듀서를 구동할 수 있다.

저자정보



석동열 박사과정 대학원생

- 소속 : 한국과학기술원
- 연구분야 : 바이오메디컬 응용 회로설계(센서 및 신호처리)
- 이메일 : sukd10@kaist.ac.kr